

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-163536

(43)Date of publication of application : 19.06.1998

(51)Int.Cl.

H01L 33/00

G09F 9/30

G09F 9/33

H01L 27/15

(21)Application number : 08-316688

(71)Applicant : SHARP CORP

(22)Date of filing : 27.11.1996

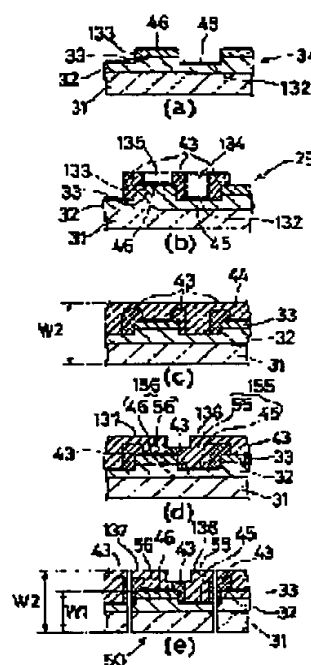
(72)Inventor : KATSURA YOSHINORI

(54) LED DISPLAY APPARATUS AND MANUFACTURE THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an LED display apparatus and manufacture thereof which has a simple structure and is efficiently producible.

SOLUTION: An n-type layer 32 is coupled with a p-type layer 33, a part of which is removed, chip electrodes 45, 46 are formed on the layers 32 and 33, and electrically insulated regions 34 are formed on the chip electrodes 45, 46 while leaving upper spaces 134, 135, respectively, which are then filled with a conductive resin applied by a squeegee and the resin is heated to harden, thereby forming a conductive resin layer 44. Part of this resin 44 is removed to form connection electrodes 155, 155 for equalizing the heights W2 of element contact planes 136, 137 of all the LED elements. This allows all the LED elements to be mounted at once to produce an LED display apparatus.



LEGAL STATUS

[Date of request for examination]

14.02.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3342322

[Date of registration]

23.08.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-163536

(43) 公開日 平成10年(1998)6月19日

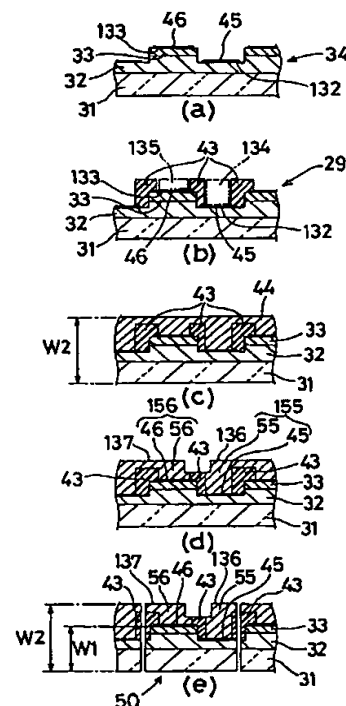
(51) Int. Cl. ⁶	識別記号	F I	
H01L 33/00		H01L 33/00	N
			E
G09F 9/30	360	G09F 9/30	360
9/33		9/33	
H01L 27/15		H01L 27/15	B
審査請求 未請求 請求項の数 7 O L (全10頁)			
(21) 出願番号	特願平8-316688	(71) 出願人	000005049
			シャープ株式会社
			大阪府大阪市阿倍野区長池町22番22号
(22) 出願日	平成8年(1996)11月27日	(72) 発明者	桂 芳紀
			大阪府大阪市阿倍野区長池町22番22号
			シャープ株式会社内
		(74) 代理人	弁理士 西教 圭一郎

(54) 【発明の名称】 L E D 表示装置およびその製造方法

(57) 【要約】

【課題】 簡易な構成で、能率的に製造できる L E D 表示装置およびその製造方法を提供する。

【解決手段】 n 型層 3 2 を接合させた p 型層 3 3 の一部を除去した後に、各層上にそれぞれ形成したチップ電極 4 5 およびチップ電極 4 6 上に、上部空間 1 3 4 および上部空間 1 3 5 を残して電気絶縁部 4 3 を形成する。つぎに、上部空間 1 3 4 および上部空間 1 3 5 を埋めて導電性樹脂をスキージで塗布した後に、加熱することによって硬化させて導電性樹脂層 4 4 とする。つぎに、導電性樹脂層 4 4 の一部を除去して接続電極 1 5 5 および 1 5 6 を形成する。これによって、全 L E D 素子の素子接続面 1 3 6 および素子接続面 1 3 7 の高さ W 2 を等しくことができ、全 L E D 素子を同時に実装して、L E D 表示装置を製造することができる。



【特許請求の範囲】

【請求項 1】 p 型層および n 型層が接合し、接合方向の一方側に各層のチップ接統面をそれぞれ有する L E D チップ部と、

各チップ接統面上に、素子接統面の高さが一致するようにそれぞれ形成されて、L E D チップ部と共に L E D 素子を構成する接統電極と、

複数の L E D 素子の接統電極がそれぞれ対面して接統された配線を有する配線基板とを含んで構成される L E D 表示装置において、

複数の L E D 素子の L E D チップ部の厚みが異なる場合も、素子接統面の高さは等しいことを特徴とする L E D 表示装置。

【請求項 2】 前記接統電極の周囲には、電気絶縁部が形成されることを特徴とする請求項 1 記載の L E D 表示装置。

【請求項 3】 複数の L E D 素子は、それぞれ青、赤および緑色光を発することを特徴とする請求項 1 記載の L E D 表示装置。

【請求項 4】 接合した n 型層および p 型層を基板に形成した後、一方の層の一部を除去して、接合方向の一方側にそれぞれ露出する各層のチップ接統面を有する L E D チップ部を形成する工程と、

各チップ接統面上に素子接統面の高さが等しい接統電極を形成する工程と、

基板を分割して、複数の L E D 素子を形成する工程と、各 L E D 素子の接統電極を、配線基板上の配線に対面させて接統する工程とを含むことを特徴とする L E D 表示装置の製造方法。

【請求項 5】 前記接統電極を形成する工程において、チップ接統面上の上部空間を除くように電気絶縁部を形成した後、上部空間に導電性の材料を埋め込んで接統電極を形成することを特徴とする請求項 4 記載の L E D 表示装置の製造方法。

【請求項 6】 前記導電性材料として導電性樹脂を用い、スキージによって塗布した後、電気絶縁部上の導電性樹脂を除去することを特徴とする請求項 5 記載の L E D 表示装置の製造方法。

【請求項 7】 p 型層および n 型層の材料が異なり青、赤および緑の 3 色発光用の L E D チップ部を個々に形成した後、各 L E D チップ部のチップ接統面上に、それぞれ素子接統面の高さが等しい接統電極を形成して、各 L E D 素子を形成して、配線基板上に配置することを特徴とする請求項 4 記載の L E D 表示装置の製造方法。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】本発明は、複数の L E D (Light Emitting Diode; 発光ダイオード) 素子を含んで構成される L E D 表示装置およびその製造方法に関し、とくに L E D 素子の実装に特徴を有する L E D 表示装置お

よびその製造方法に関する。

【 0 0 0 2 】

【従来の技術】L E D 素子は、一般に p n 接合のダイオードであり、材料や製造方法により様々な色の発光を呈するものがある。この様々な発光色の L E D 素子を用いて表示画素を構成することによって、単色表示やカラー表示の L E D 表示装置が製造される。L E D 表示装置は、他の C R T (Cathode Ray Tube; ブラウン管) や液晶などの表示装置に比べて、表示単位すなわち L E D 素子が大きく、1 0 0 インチ以上の大画面表示として用いられることが多い。

【 0 0 0 3 】一方で、1 0 0 インチ以下の表示装置を製造して、C R T や液晶の表示装置と同等かそれ以上の品位を得るために、すなわち画素の精細度、輝度またはコントラストなどの品位を得るために、L E D 素子を小さくするか、または L E D 素子を密集させて実装する必要がある。L E D 表示装置の構成画素となる L E D 素子は、たとえば $5 0 0 \mu m \times 5 0 0 \mu m \times 5 0 0 \mu m$ 以下の大きさにする必要がある。

【 0 0 0 4 】実装の方法については、L E D 素子の電極が p n 接合の両側にあるようなものは、通常、一方の電極が導電性接着剤で固定接統され、もう一方の電極はワイヤボンディングされて実装される。また、p n 接合の片側だけに電極が形成された L E D 素子は、以下のようにして実装される。

【 0 0 0 5 】図 1 4 (a) は従来技術の L E D 表示装置を構成する L E D 素子 2 0 の構造を示す平面図であり、図 1 4 (b) は図 1 4 (a) の切断面線 A - A から見た断面図である。L E D 素子 2 0 は、基板 1 上に n 型層 2 および p 型層 3 がこの順番に積層され、n 型層 2 および p 型層 3 の一部がエッチングによって除去されて、n 型層 2 が露出している。露出した n 型層 2 上には電極 5 が形成され、残余の p 型層 3 上には電極 6 が形成されており、電極 5 および電極 6 の表面は、ともに基板 1 に関して同じ側を向いている。

【 0 0 0 6 】図 1 5 は図 1 4 の L E D 素子 2 0 のワイヤボンディングによる実装構造を示す断面図である。L E D 素子 2 0 の電極 5 および電極 6 は、配線基板 7 に対面する向きと反対向きに配置され、電極 5 および電極 6 は配線基板 7 のカソード電極 9 およびアノード電極 1 0 に、Au 線などを用いてそれぞれワイヤボンディングされる。

【 0 0 0 7 】図 1 6 は L E D 素子 2 0 のパンプ 1 5 およびパンプ 1 6 による実装構造を示す断面図である。パンプ 1 5 およびパンプ 1 6 は Au などから成り、電極 5 および電極 6 上に、個々の L E D 素子 2 0 ごとに蒸着したり、ボール状に成型したものを接着したりした後に、配線基板 7 上のカソード電極 9 およびアノード電極 1 0 に接統される。接統は、異方導電性樹脂または絶縁性樹脂などから成る接着剤 1 3 を隙間に塗布して加圧固定する

ことによって行われる。LED素子20が配線基板7上に配置される向きは図15とは逆向きで、バンプ15およびバンプ16が配線基板7に対面するように配置される。

【0008】

【発明が解決しようとする課題】図15のワイヤボンディングによる実装構造では、個々のLED素子20ごとにワイヤボンディングする必要がある、LED表示装置の製造工程において非能率的である。また、ワイヤボン

ドが2本も必要であり、かなりの場所をとるのでスペースの利用効率が悪い。

【0009】図16のバンプ15およびバンプ16を介在させた実装構造では、ワイヤボンディングが不要で、スペースの利用効率が良い反面、バンプ15およびバンプ16を含むLED素子20の厚み、すなわち基板1底面からバンプ15およびバンプ16表面までの長さを高精度に制御できない。この長さが制御できないと、確実な実装が困難である。また、図16のLED素子20を複数個用いて、LED表示装置を製造しようとしても、LED素子の厚みを制御できないと、これらを同時に実

装できなくなり、製造工程は非能率的である。

【0010】本発明の目的は、簡易な構成で、能率的に製造できるLED表示装置およびその製造方法を提供することである。

【0011】

【課題を解決するための手段】本発明は、p型層およびn型層が接合し、接合方向の一方側に各層のチップ接続面をそれぞれ有するLEDチップ部と、各チップ接続面上に、素子接続面の高さが一致するようにそれぞれ形成されて、LEDチップ部と共にLED素子を構成する接続電極と、複数のLED素子の接続電極が、それぞれ対面して接続された配線を有する配線基板とを含んで構成されるLED表示装置において、複数のLED素子のLEDチップ部の厚みが異なる場合も、素子接続面の高さは等しいことを特徴とするLED表示装置である。本発明に従えば、LED素子ごとにLEDチップ部の厚みは異なるが、素子の接続電極の厚みが調整されて、素子接続面の高さが等しくなっている。これによって、LED素子を配線基板に接続し易くなり、複数のLED素子を一括して接続できる。また、各LED素子の素子接続面の高さが等しいので、平坦な表示面が実現して見やすい表示装置となる。さらに、LED表示装置を構成する複数のLED素子は、それぞれの接続電極を配線基板上の配線に対面させて接続されており、ワイヤボンドのように光を遮るものがないので、効率よく光を取り出すことができる。

【0012】また本発明は、前記接続電極の周囲には、電気絶縁部が形成されることを特徴とする。本発明に従えば、比較的厚みの厚い接続電極の周囲に電気絶縁部が形成されているので、接続電極を周囲から電氣的に確実に

に絶縁することができ、LED表示装置の動作に関する信頼性を向上することができる。

【0013】また本発明は、複数のLED素子は、それぞれ青、赤および緑色光を発することを特徴とする。本発明に従えば、材料を様々に変えて発光色の異なる3種類のLED素子が形成され、3種類ともに素子接続面の高さが等しい構成となる。すなわち、発光色の違いによる材料等の違いによって、3種類のLEDチップ部の厚みが異なることが多いが、接続電極の厚みを調整することで、3種類のLED素子の素子接続面の高さを等しく揃えることができる。

【0014】また本発明は、接合したn型層およびp型層を基板に形成した後、一方の層の一部を除去して、接合方向の一方側にそれぞれ露出する各層のチップ接続面を有するLEDチップ部を形成する工程と、各チップ接続面上に素子接続面の高さが等しい接続電極を形成する工程と、基板を分割して、複数のLED素子を形成する工程と、各LED素子の接続電極を、配線基板上の配線に対面させて接続する工程とを含むことを特徴とするLED表示装置の製造方法である。本発明に従えば、1枚の基板に複数のLEDチップ部をまとめて形成した後、基板を複数のLED素子に分割するので、素子接続面の高さがすべて等しい複数のLED素子を形成することができる。よって、LED素子を配線基板に容易に接続できるようになり、複数のLED素子を一括して接続することができ、能率的にLED表示装置を製造できる。

【0015】また本発明は、前記接続電極を形成する工程において、チップ接続面上の上部空間を除くように電気絶縁部を形成した後、上部空間に導電性の材料を埋め込んで接続電極を形成することを特徴とする。本発明に従えば、比較的厚みの厚い接続電極の周囲に、電気絶縁部を形成するので、接続電極を周囲から電氣的に確実に絶縁できる。また、電気絶縁部を形成した後に接続電極を形成するので、さらに電氣的な絶縁を確実にすることができる。これにより、LED表示装置の動作に関する信頼性が向上する。

【0016】また本発明は、前記導電性材料として導電性樹脂を用い、スキージによって塗布した後、電気絶縁部上の導電性樹脂を除去することを特徴とする。本発明に従えば、スキージを用いて導電性樹脂を塗布することで、複数のLED素子の素子接続面の高さが、すべて等しい接続電極を形成することができる。また、電気絶縁部上に塗布された導電性樹脂を除去することによって、接続電極の間の絶縁を確実にすることができる。

【0017】また本発明は、p型層およびn型層の材料が異なり青、赤および緑の3色発光用のLEDチップ部を個々に形成した後、各LEDチップ部のチップ接続面上に、それぞれ素子接続面の高さが等しい接続電極を形成して、各LED素子を形成して、配線基板上に配置す

ることを特徴とする。本発明に従えば、材料を様々に変えて発光色の異なる3種類のLED素子を形成して、3種類ともに素子接続面の高さを等しくする。すなわち、材料等の違いによってLEDチップ部の厚みが異なることが多いが、素子接続面の高さが等しい接続電極を形成するので、これに合わせて素子電極の厚みが調整される。よって、3種類のLED素子の素子接続面の高さを揃えることができ、複数のLED素子を配線基板に一括して接続でき、能率的にLED表示装置を製造することができる。

【0018】

【発明の実施の形態】本発明の一実施形態であるLED表示装置およびその製造方法を、以下のように図1～図13を用いて説明する。まず図1～図8を用いて、LED表示装置を構成するLED素子の製造方法とその構造を説明する。このうち、図1～図5を用いて青色のLED素子50を説明し、図6～図8を用いて赤色のLED素子90を説明する。つぎに図9～図13を用いて、LED素子を実装してLED表示装置を製造する方法とその構造を説明する。

【0019】なお、本実施形態のLED表示装置は、青、赤および緑の3色発光用のLED素子から成り、カラー表示が可能である。緑色のLED素子については、青色のLED素子50と同じ構造でもよいし、赤色のLED素子90と同じ構造でもよい。各LED素子の大きさは、たとえば $300\mu\text{m} \times 300\mu\text{m} \times 300\mu\text{m}$ ほどである。

【0020】（青色LED素子）図1は、青色LED素子50の製造に用いられる半導体ウエハ30の層構造を示す断面図である。半導体ウエハ30は、サファイア基板31上にGaNバッファ層36、n型GaN層37、n型GaAlN層38、GaInN発光層34、p型GaAlN層39およびp型GaN層40がこの順に積層されたものであり、厚みはW1である。

【0021】なお、これ以降は説明の簡略化のために、GaNバッファ層36、n型GaN層37およびn型GaAlN層38をまとめてn型層32とし、p型GaAlN層39およびp型GaN層40をまとめてp型層33とする。図2～図13においても同様に、n型層32およびp型層33だけを描き、発光層34はn型層32およびp型層33に比べて極めて薄いので、省略する。

【0022】図2（a）～図2（e）は、半導体ウエハ30を用いて青色LED素子50を製造する工程を段階的に示す断面図である。図2（a）では、半導体ウエハ30の所定の領域をp型層33から発光層34を越えてn型層32の内部までエッチングで取り除き、またはダイヤモンドブレードなどで切削することによって取り除き、n型層32のチップ接続面132を露出させ、残ったp型層33の表面をチップ接続面133とする。チップ接続面132上に、オーミックな金属薄膜のチップ電

極45を蒸着することによって形成し、チップ接続面133上に同じくオーミックな金属薄膜のチップ電極46を蒸着して形成する。両電極ともに全面にわたる電極として、可能な限り電気抵抗の小さい特性を実現することが望ましい。

【0023】図2（b）では、図2（a）のエッチング等によって積層方向の切断面に露出した発光層34、またはn型層32とp型層33との接合面を被覆するように、かつチップ電極45上に所定の形状の上部空間134を残し、チップ電極46上に所定の形状の上部空間135を残して、電気絶縁部43を形成する。上部空間134および上部空間135は、チップ接続面133からの高さを数 $10\mu\text{m}$ とする。電気絶縁部43は、光硬化型の材料であり、たとえばエポキシアクリレートなどのモノマに感光剤を適宜混練したペースト状樹脂などから成る。このような樹脂の所定量をメタルマスクなどを用いて、一旦、全面に印刷塗布した後に、前述のような形状の上部空間134および上部空間135が残るように、マスキングして露光して現像するフォトリソエッチングによって、電気絶縁部43を形成する。図2（a）および図2（b）の工程によって、半導体ウエハ30の一部を除去して、チップ電極45とチップ電極46と電気絶縁部43とを形成したものを半導体ウエハ29とする。

【0024】図2（c）では、AgエポキシペーストまたはAuエポキシペーストなどの導電性樹脂が、半導体ウエハ29の上部空間134および上部空間135を埋めて、さらに電気絶縁部43を覆い隠すように印刷塗布される。塗布された導電性樹脂は加熱硬化されて導電樹脂層44となるが、このときに、ウエハの反りを誘発して後の工程に支障をきたすことがあるので、 $100^{\circ}\text{C} \sim 120^{\circ}\text{C}$ 程度で充分硬化して加熱収縮ができる限り小さくなるように、導電性樹脂の組成は厳選される。

【0025】図2（d）では、電気絶縁部43上の導電性樹脂層44の一部をダイヤモンドブレードなどで切削して、電気絶縁部43の一部を露出させる。すなわちハーフダイスであるが、このハーフダイスを行うことによって、チップ電極45上に残った導電性樹脂層44の一部を素子電極55とし、チップ電極46上に残った導電性樹脂層44の一部を素子電極56とする。ここで、チップ電極45と素子電極55とを合わせて接続電極155とし、チップ電極46と素子電極56とを合わせて接続電極156とする。また、素子電極55の表面を素子接続面136とし、素子電極56の表面を素子接続面137とする。

【0026】図2（e）では、半導体ウエハ29に電気絶縁部43と接続電極155と接続電極156とを形成したものを、フルダイスによって複数のLED素子50に分割する。分割は、p型層33を切削することなく、電気絶縁部43の一部が切削面上に露出するように切削して行う。チップ電極45は素子電極55だけに、チップ

ブ電極46は素子電極56だけに電氣的に接続される。

【0027】なお図2(b)では、チップ接続面132およびチップ接続面133の電気絶縁部43によって被覆されない部分の面積を可能な限り広くして、この上に形成される素子電極55および素子電極56の電氣的な特性を確保することが好ましい。しかし一方で、図2(e)の工程では、素子電極55および素子電極56が、それぞれチップ電極45およびチップ電極46だけに電氣的に接続されるので、ハーフダイスは必ず電気絶縁部43を切削しながら行われる。その結果、電気絶縁部43は切削された端面に露出した形状になり、チップ電極45の電気絶縁部43によって被覆されない部分の面積はある程度狭くなり、切削のために必要な大きさの電気絶縁部43が確保される。電気絶縁部43の大きさは、素子電極の電氣的特性と切削の精度とのバランスを考慮して、決定する必要がある。

【0028】また、電気絶縁部43を形成するときの樹脂の塗布厚については、図2(d)のハーフダイスによって、素子電極55と素子電極56とを分離するときに、誤ってp型層33を切削しないように、ダイヤモンドブレードの位置の精度を考慮する必要がある。たとえば、前述したように、p型層33表面より少なくとも数10 μ m以上高くなるような塗布厚が必要である。

【0029】また、図2(c)に示されるように、基板31の底面から素子接続面136までの長さを、素子接続面136の高さW2とする。同様に素子接続面137の高さもW2である。導電性樹脂の塗布厚は、LED素子50の厚みがW2に一致するように設定しなければならない。また、高さW2のばらつきは、 $\pm 10\mu$ m以内に納まることが望ましい。半導体ウエハ30の厚みW1は、通常、場所によって $\pm 30\mu$ m程度のばらつきがあるが、後述する図3のスクリーン印刷法によって導電性樹脂を塗布すれば、このばらつきは吸収されて、素子の厚みの精度は $\pm 10\mu$ mに抑えられる。

【0030】図3(a)～図3(d)はスクリーン印刷法によって導電性樹脂を塗布する工程を示す断面図であり、これによって図2(c)の導電性樹脂層44を形成する。図3(a)では、図2(b)の半導体ウエハ29が吸着ステージ66に固定される。図3(b)では、適宜な厚さのステンレス製などのメタルマスク67を、半導体ウエハ29上に形成されたチップ電極46の表面、または電気絶縁部43に接触させて被覆する。メタルマスク67上の片隅に所定量の電極材料としてAgエポキシペーストなどの導電性樹脂塊44aを装填する。

【0031】図3(c)では、吸着ステージ66上の半導体ウエハ29が固定される表面から常に高さW2だけ離れて、平行に移動できるステンレスブレードなどから成るスキージ68を用いて、導電性樹脂を半導体ウエハ29上に印刷塗布して導電性樹脂層44を形成する。なお、吸着ステージ66とスキージ68との距離、すなわ

ちスキージの高さW2のばらつきは、前述したように $\pm 10\mu$ m未満の精度で実現される。図3(d)では、メタルマスク67を半導体ウエハ29から分離して印刷を終了する。

【0032】このように図2および図3に示す製造方法によって形成されたLED素子50は、次の図4および図5に示すような構造となる。

【0033】図4はLED素子50の構成を示す斜視図であり、図5(a)は断面図であり、図5(b)は素子電極側から見た平面図であり、図5(c)は基板31側から見た底面図である。なお図5(a)の断面図は、図5(b)の切断面線B-Bから見た図である。

【0034】図4、図5(a)および図5(b)に示すように、素子電極55および素子電極56は電気絶縁部43によって電氣的に絶縁されている。これら2電極はともに基板31の一方側に形成されていて、素子接続面136または素子接続面137の高さは、ともにW2である。基板31の他方側の底面には、図5(c)に示すように電極は形成されない。

【0035】上述した図2および図3の製造方法によれば、素子接続面136および素子接続面137が同じ高さW2であるような、接続電極155および接続電極156を有するLED素子50を形成することができる。また、複数のLED素子50は、半導体ウエハ29にまとめて形成された後に分割することによって得られるので、すべてのLED素子50の素子接続面の高さを等しくW2とすることができる。

【0036】(赤色LED素子)図6は、赤色LED素子90に用いられる半導体ウエハ230の層構造を示す断面図である。半導体ウエハ230は、n型層32、活性層34およびp型層33がこの順に接合して構成され、全体の厚みはW3である。図1の半導体ウエハ30との違いは、各層の構成材料が異なって厚みが異なり、絶縁性のサファイア基板31が存在しない点である。

【0037】図7(a)～図7(e)は、半導体ウエハ230を用いて赤色LED素子90を製造する方法を示す断面図である。図7(a)および図7(b)では、図2(a)および図2(b)と同様に半導体ウエハ230の一部をエッチング等で取り除き、チップ電極45およびチップ電極46を形成し、電気絶縁部43を形成して、これを半導体ウエハ229とする。図7(c)では、図2(c)および図3と同様にスキージ68の高さをW2に設定して、導電性樹脂を塗布して導電性樹脂層44を形成する。図7(d)および図7(e)では、図2(d)および図2(e)と同様にして、導電性樹脂層44の一部を除去して、素子電極55および素子電極56を形成する。半導体ウエハ229上に電気絶縁部43と接続電極155と接続電極156とを形成したものを、複数のLED素子90に分割する。

【0038】図8は、赤色LED素子90の構造を示し

10

20

30

40

50

ており、図 8 (a) は断面図であり、図 8 (b) は素子電極側から見た平面図であり、図 8 (c) は n 型層 3 2 側から見た底面図である。図 8 (a) は図 8 (b) の切断面線 C-C から見た図である。これらはサファイア基板 1 を除いて図 5 と同じ構造になっている。

【0039】上述した図 7 の製造方法によれば、図 8 に示すように、半導体ウエハ 230 の厚みが W3 となり、図 1 の半導体ウエハ 30 の厚み W1 とは異なることが多いが、図 2 の青色 LED 素子 50 と同様に、素子接続面 136 および素子接続面 137 のそれぞれの高さを W2 とすることができる。

【0040】(緑色 LED 素子) 緑色 LED 素子については図示しないが、前述したとおり、青色 LED 素子 50 または赤色 LED 素子 90 と同じ構造を有する。各層の材料等が異なって LED チップ部の厚みが異なることが多いが、素子電極を形成する工程において、スキージ 68 の高さを W2 に設定して、素子接続面の高さを W2 に揃える。こうして、緑色 LED 素子の素子接続面の高さは、青色 LED 素子 50 および赤色 LED 素子 90 の素子接続面の高さ W2 と同一とすることができる。

【0041】(LED 素子の実装) このように製造された青色 LED 素子 50、赤色 LED 素子 90 および緑色 LED 素子を以下に示すように実装してカラー LED 表示装置とする。

【0042】図 9 は青色 LED 素子 50 および赤色 LED 素子 90 を実装した状態を示す部分断面図である。本実施形態の LED 表示装置となる部分は、図 9 のうちの配線基板 77 と、配線基板 77 の上に形成されている配線 79 ~ 配線 82 と、配線 79 および配線 80 に接続される LED 素子 50 と、配線 81 および配線 82 に接続される LED 素子 90 と、接着剤 75 とで構成される。各 LED 素子の配線基板 77 への接続は、フェイスダウン型のボンディングであり、異方導電性樹脂などの接着剤 75 によって、LED 素子 50 および LED 素子 90 が配線基板 77 に接着されて行われる。この後、下型 72 上に LED 素子 50 および LED 素子 90 を搭載した配線基板 77 を載せて、上型 73 を当接させて加圧および加熱して固定する。

【0043】下型 72 は、A1 など加工して平滑な載置面を有し、加熱用のヒータの役割を有する。上型 73 は、同様に平滑な押圧面を有し、LED 素子 50 および LED 素子 90 に当接する押圧面には緩衝材 74 が設けられている。緩衝材 74 はシリコンラバーなどの耐熱性の材質から成り、厚さは数 10 μ m ~ 数 100 μ m 程度である。この緩衝材 74 は、個々の LED 素子の厚みのばらつきが $\pm 10 \mu$ m 程度であるなら、ばらつきを吸収して平坦な表示面を形成できるものである。

【0044】このように青、赤色の LED 素子は同じ厚み W2 を有しており、互いに平行で平坦な 2 枚の型に挟むことで、同時に圧着できる。緑色の LED 素子につい

ても、図示していないが、同様に厚み W2 が同じなので同時に圧着できる。また、各色の LED 素子が複数であっても同様で、すべての LED 素子が同時に圧着できる。

【0045】つぎに、配線基板 77 上での各色の LED 素子の配置関係を、以下の図 10 ~ 図 13 を用いて説明する。

【0046】図 10 は各 LED 素子の配置関係を示す LED 表示装置の部分平面図である。1 個の青色 LED 素子 50、1 個の赤色 LED 素子 90 および 1 個の緑色 LED 素子 100 は、1 個の表示画素 95 を構成する。これら 3 種の LED 素子は L 字状に配置されて、それぞれの接続電極の一方は同じ配線 94 に共通して接続され、他方は別々の配線 91、配線 92 および配線 93 に接続される。このような複数の表示画素 95 が、配線基板 77 上にマトリクス状に配列される。なお、図 9 の配線 80 および配線 82 はともに配線 94 に相当し、図 9 の配線 79 および配線 81 はそれぞれ配線 91 ~ 配線 93 のいずれかに相当するものである。

【0047】図 11 は 1 個の表示画素 95 の電氣的な構成を示す回路図である。LED 素子 50、LED 素子 90 および LED 素子 100 のそれぞれのカソード電極は共通の配線 94 に接続され、アノード電極は別々の配線 91、配線 92 および配線 93 に接続される。このように、1 個の表示画素 95 内において、各 LED 素子の一方の接続電極に接続される配線を共有させることで、表示装置を簡易な構成としている。

【0048】図 12 は、LED 表示装置 200 の表示面を示す平面図である。図 12 中の十文字の位置 P に 1 個の表示画素 95 が配置され、全体ではマトリクス状に 32 \times 16 の表示画素が配列される。

【0049】図 13 は、LED 表示装置 200 の電氣的構成を示す回路図である。X 方向および Y 方向は、配線基板 77 上の互いに直交する 2 方向である。X 方向に 32 個の表示画素、Y 方向に 16 個の表示画素がマトリクス状に配列される。X 方向に並ぶ 1 行の表示画素 95 内の LED 素子のカソード電極は、すべて X 方向に伸びる 1 本の配線 94 に接続され、Y 方向に並ぶ 1 列の表示画素 95 内の LED 素子のアノード電極はすべて Y 方向に伸びる 3 本の配線 91、配線 92 および配線 93 にそれぞれ接続される。

【0050】本実施形態では、青、赤および緑の 3 色の LED 素子から成り、カラー表示を行う LED 表示装置を示したが、青、赤および緑色の組み合わせに限るものではない。また、2 色の LED 素子から成る LED 表示装置でもよく、単色のものでもよい。2 色または 3 色の LED 表示装置では、単色のものに比べて、各 LED 素子の材料等が互いに異なり、各層の厚みも異なることが多いが、素子接続面の高さはすべて等しくなる。

【0051】また、図 1 の半導体ウエハ 30 では 7 層構

造とし、図6の半導体ウエハ230では省略して3層構造としたが、これに限らず、n型層32およびp型層33が含まれて発光する構造であればよい。

【0052】さらに、上述した青色以外の構造のLED素子の材料およびその発光色としては、たとえば下記に挙げるようなものがある。LED素子90に示したn型層32/p型層33の材料を、GaP/GaPとすると赤色、黄緑色または緑色を発光するLED素子となる。GaP/GaAsPとすると赤色、橙色または黄色を発光するLED素子となる。また、GaAlAs/GaAlAsとすると赤色を発光するLED素子となる。ただし、GaAlAs/GaAlAsとした場合に限り、LED素子のp型層33/n型層32の順とする。

【0053】しかし、これに限るものではなく、絶縁基板上にp型層およびn型層が積層されたもの、n型基板上にp型層を形成したもの、またはp型基板上にn型層を形成したものなどであればよい。

【0054】

【発明の効果】以上のように本発明によれば、複数のLED素子の素子接続面の高さがすべて等しくなり、一括して同時に全LED素子を実装でき、簡易な構成で効率よく光を取り出すことができ、装置の信頼性を向上することができる。

【0055】また本発明によれば、材料を様々に変えて発光色の異なる3種類のLED素子が形成され、LEDチップ部の厚みが異なっても、接続電極の厚みを調整することで、3種類のLED素子の素子接続面の高さを揃えることができる。

【図面の簡単な説明】

【図1】青色LED素子50に用いられる半導体ウエハ30の層構造を示す断面図である。

【図2】半導体ウエハ30を用いてLED素子50を製造する工程を示す断面図である。

【図3】スクリーン印刷法で導電性樹脂を塗布する工程を示す断面図である。

【図4】LED素子50の斜視図である。

【図5】図5(a)はLED素子50の構成を示す断面図であり、図5(b)は素子電極側から見た平面図であり、図5(c)は基板31側から見た底面図である。

【図6】赤色LED素子90に用いられる半導体ウエハ

230の層構造を示す断面図である。

【図7】半導体ウエハ230を用いてLED素子90を製造する方法を示す断面図である。

【図8】図8は赤色LED素子90の構造を示しており、図8(a)は断面図であり、図8(b)は素子電極側から見た平面図であり、図8(c)はn型層32側から見た底面図である。

【図9】青色LED素子50および赤色LED素子90を実装した状態を示す断面図である。

【図10】配線基板77上でのLED素子の配置関係を示す平面図である。

【図11】1個の表示画素95の電氣的構成を示す回路図である。

【図12】LED表示装置200の表示面を示す平面図である。

【図13】LED表示装置200の表示画素95および配線の接続関係を示す図である。

【図14】図14(a)は従来技術のLED素子20の構造を示す平面図であり、図10(b)は断面図である。

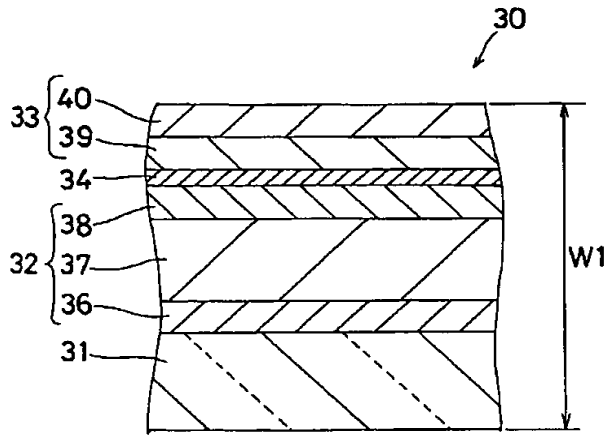
【図15】LED素子20のワイヤボンディングによる実装構造を示す断面図である。

【図16】LED素子20のバンプ15およびバンプ16による実装構造を示す断面図である。

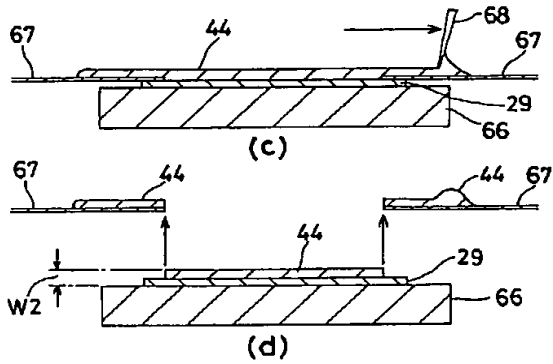
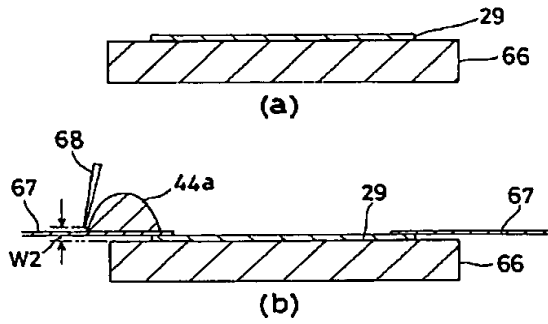
【符号の説明】

- 31 サファイア基板
- 32 n型層
- 33 p型層
- 43 電気絶縁部
- 44 導電性樹脂層
- 50, 90, 100 LED素子
- 68 スキージ
- 77 配線基板
- 79~81, 92~94 配線
- 132, 133 チップ接続面
- 134, 135 上部空間
- 136, 137 素子接続面
- 155, 156 接続電極
- W2 素子接続面の高さ

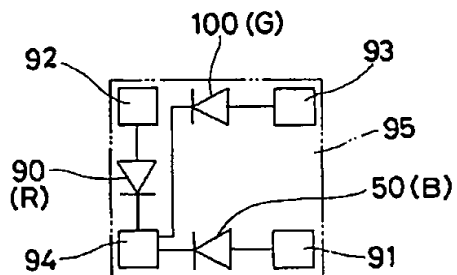
【図 1】



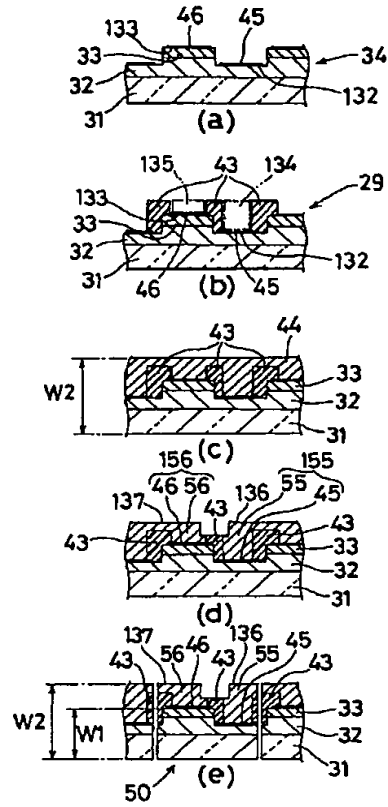
【図 3】



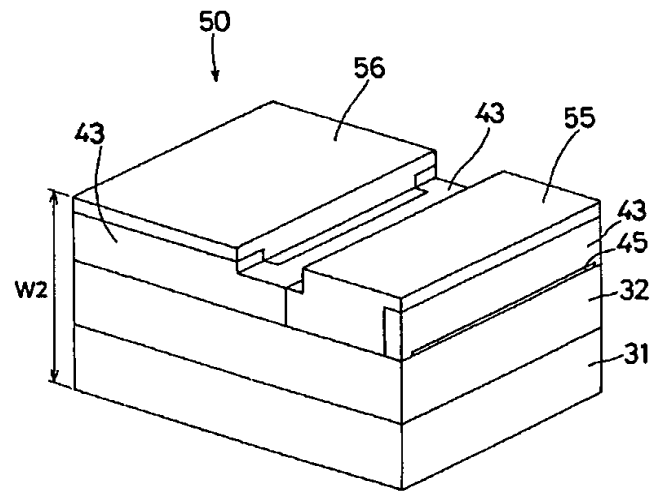
【図 11】



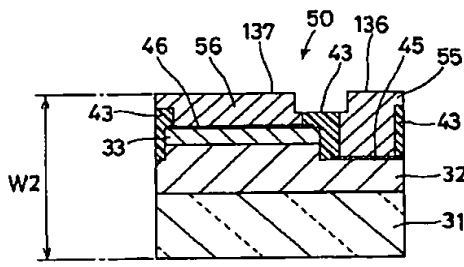
【図 2】



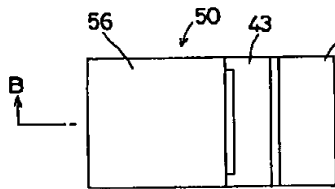
【図 4】



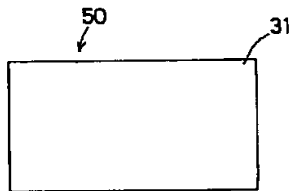
【図 5】



(a)

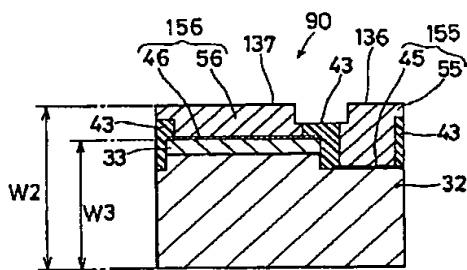


(b)

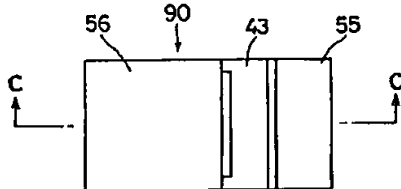


(c)

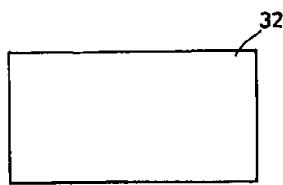
【図 8】



(a)

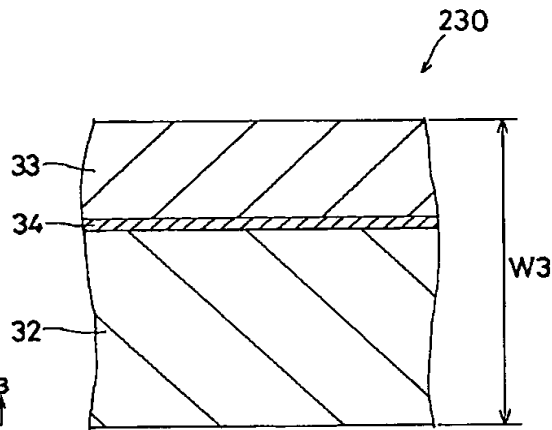


(b)

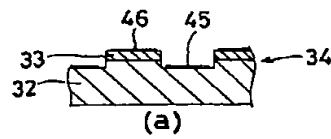


(c)

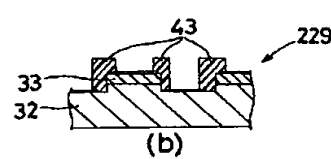
【図 6】



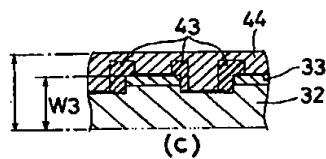
【図 7】



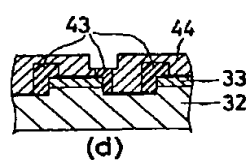
(a)



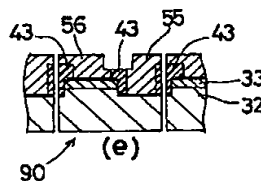
(b)



(c)

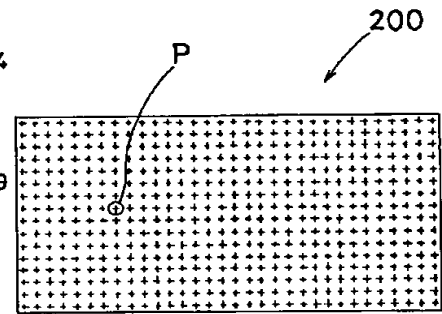


(d)

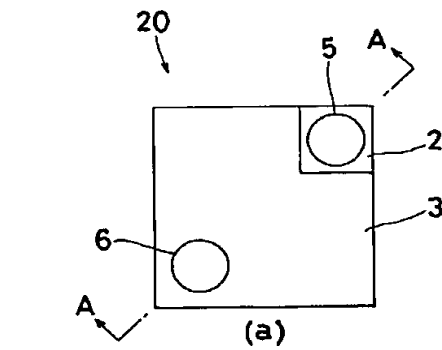


(e)

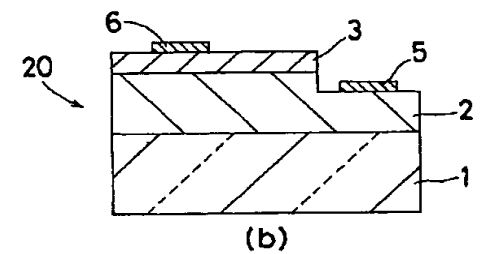
【図 12】



【図 14】

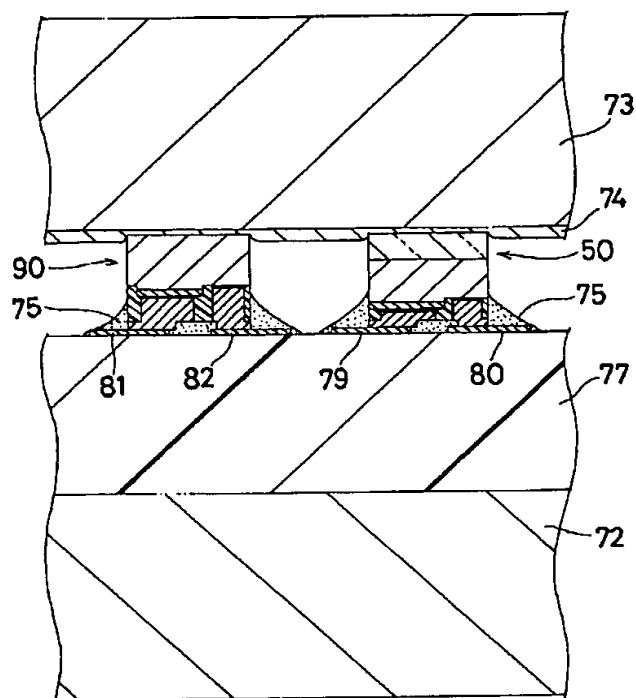


(a)

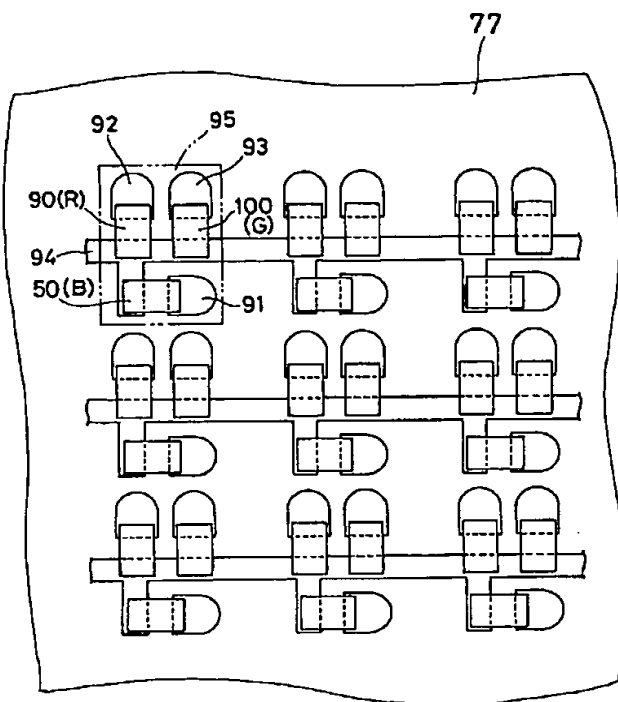


(b)

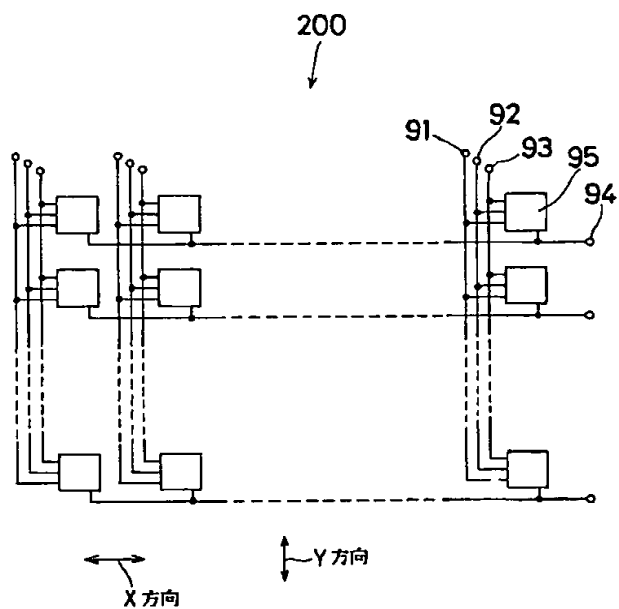
【图 9】



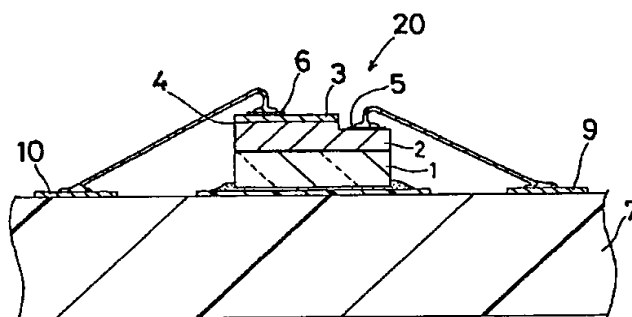
【図 10】



【图 13】



【图 15】



【图 16】

